

Japanese Patent Application Laid-open No.2001-184209

(Partial Translation)

[0006]

...The present invention is characterized in that an order decoder to be used for a following order is decided by a preceding executive instruction code as shown in FIG. 1.

[0007]

The present invention is further characterized in that, as shown in FIG. 2, it has two kinds of set of orders constituted by plural order decoders, selects by a selector a set of order to be used in a following order based on a preceding order code, and thereby executes an order code of the selected set of orders.

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2001-184209

(P2001-184209A)

(43)公開日 平成13年7月6日(2001.7.6)

(51)Int.Cl.⁷

G 0 6 F 9/30

識別記号

3 1 0

F I

G 0 6 F 9/30

テーマコード(参考)

3 1 0 C 5 B 0 3 3

審査請求 有 請求項の数10 O L (全 9 頁)

(21)出願番号

特願平11-367028

(22)出願日

平成11年12月24日(1999.12.24)

(71)出願人 000232036

日本電気アイシーマイコンシステム株式会
社
神奈川県川崎市中原区小杉町1丁目403番
53

(72)発明者 早川 恵美

神奈川県川崎市中原区小杉町一丁目403番
53 日本電気アイシーマイコンシステム株
式会社内

(74)代理人 100097113

弁理士 堀 城之

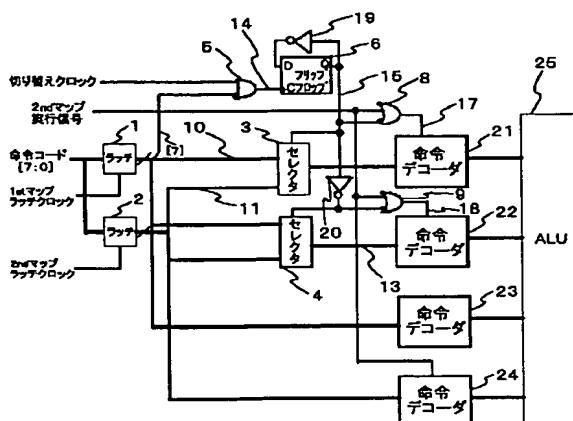
Fターム(参考) 5B033 AA06 BA01 BA02 BA05

(54)【発明の名称】 命令コード復号装置及びその復号方法

(57)【要約】

【課題】 レジスタの書き換えを行うことなく、自動的に命令セットの切り替えを行えるようにし、然も、命令のバイト数をできるだけ少なくしてROMの効率を上げられるようにする。

【解決手段】 制御信号生成手段としてAND回路5とフリップフロップ6とインバータ19とを設け、制御信号生成手段において、命令デコーダ21と命令デコーダ22とを切り替える為の制御信号として命令マップ選択信号15を生成する。また、命令デコーダ21, 22, 23, 24に対するデコーダ設定手段としてセレクタ3, 4と、インバータ20と、OR回路8, 9とを設け、命令マップ選択信号15に応じて命令デコーダ21, 22, 23, 24により構成される第1若しくは第2の命令セットのいずれか一方が有効となるように制御する。



【特許請求の範囲】

【請求項1】複数の命令デコーダを有し、入力される命令コードを所定の命令デコーダで復号する命令コード復号装置であって、

前回に実行された命令コードにより次の命令で使用する命令デコーダを決定する制御手段を備えたことを特徴とする命令コード復号装置。

【請求項2】前記複数の命令デコーダにより構成される第1及び第2の命令セットを有し、

前記制御手段は、前回に実行された命令コードを検出してこの検出結果に応じた制御信号を生成する制御信号生成手段と、前記制御信号生成手段からの制御信号に応じて前記第1若しくは第2の命令セットのいずれか一方の命令セットを有効とするデコーダ設定手段とを含むことを特徴とする請求項1記載の命令コード復号装置。

【請求項3】前記第1及び第2の命令セットのそれぞれは、使用頻度の高い命令群Cと、使用頻度の低い命令群Dと、前回に実行された命令コードに応じて使用する頻度が高くなる命令群と低くなる命令群とに選別した命令群A及び命令群Bとを有し、

前記第1若しくは第2の命令セットのいずれか一方の命令セットにおいて、短語長命令の第1のマップに前記命令群Cと命令群Aとを配置し、長語長命令の第2のマップに前記命令群Dと命令群Bとを配置すると共に、残りの他方の命令セットにおいて、短語長命令の第1のマップに前記命令群Cと命令群Bとを配置し、長語長命令の第2のマップに前記命令群Dと命令群Aとを配置したことを特徴とする請求項2記載の命令コード復号装置。

【請求項4】前記デコーダ設定手段は、前回に実行された命令コードの復号が第1のマップに配置された前記命令群Aによりなされた場合には、次の命令コードの実行に際して第1のマップに前記命令群Bが配置された命令セットを有効とし、前回に実行された命令コードの復号が第1のマップに配置された前記命令群Bによりなされた場合には、次の命令コードの実行に際して第1のマップに前記命令群Aが配置された命令セットを有効とすることを特徴とする請求項3記載の命令コード復号装置。

【請求項5】前記命令群A若しくは命令群Bの一方の命令群が読み出し命令であり、残りの他方の命令群が書き込み命令であることを特徴とする請求項3または4記載の命令コード復号装置。

【請求項6】複数の命令デコーダを有し、入力される命令コードを所定の命令デコーダで復号する命令コード復号装置における復号方法であって、前回に実行された命令コードにより次の命令で使用する命令デコーダを決定する工程を備えたことを特徴とする復号方法。

【請求項7】前記複数の命令デコーダにより構成される第1及び第2の命令セットを有し、

10 前記次の命令で使用する命令デコーダを決定する工程は、前回に実行された命令コードを検出してこの検出結果に応じて前記第1若しくは第2の命令セットのいずれか一方の命令セットを有効とすることを特徴とする請求項6記載の復号方法。

【請求項8】前記第1及び第2の命令セットのそれぞれは、使用頻度の高い命令群Cと、使用頻度の低い命令群Dと、前回に実行された命令コードに応じて使用する頻度が高くなる命令群と低くなる命令群とに選別した命令群A及び命令群Bとを有し、

前記第1若しくは第2の命令セットの一方の命令セットにおいて、短語長命令の第1のマップに前記命令群Cと命令群Aとを配置し、長語長命令の第2のマップに前記命令群Dと命令群Bとを配置すると共に、残りの他方の命令セットにおいて、短語長命令の第1のマップに前記命令群Cと命令群Bとを配置し、長語長命令の第2のマップに前記命令群Dと命令群Aとを配置したことを特徴とする請求項7記載の復号方法。

【請求項9】前回に実行された命令コードの復号が第

20 1のマップに配置された前記命令群Aによりなされた場合には、次の命令コードの実行に際して第1のマップに前記命令群Bが配置された命令セットを有効とし、前回に実行された命令コードの復号が第1のマップに配置された前記命令群Bによりなされた場合には、次の命令コードの実行に際して第1のマップに前記命令群Aが配置された命令セットを有効とすることを特徴とする請求項8記載の復号方法。

【請求項10】前記命令群A若しくは命令群Bの一方の命令群が読み出し命令であり、残りの他方の命令群が

30 書き込み命令であることを特徴とする請求項8または9記載の復号方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、例えば、各種情報処理に用いられるマイクロプロセッサ等に用いる好適な命令コード復号装置に関する。

【0002】

【従来の技術】近年プログラムが複雑化し、ROMサイズが膨大になってきており、できるだけ効率の良いプログラムをつくることが要求されている。この要請に応えるために、例えば、特開平08-101772「命令セット切り替え可能な処理装置」に開示されているように、命令セットを幾つかのサブセットに分割し、解読する命令セットを指定するレジスタ、例えばPSW(プログラム状態語)レジスタの中に設け、命令デコーダはその命令セット指定レジスタの内容と、命令コードの両方で命令を解釈するように構成することが提案されている。この先行技術文献に開示されている命令セット切り替え可能な処理装置を図10に示す。図10に示すように、この装置は、レジスタの値を書き換えることによ

り、命令セットを切り替える。

【0003】

【発明が解決しようとする課題】しかしながら、従来技術には、以下に掲げる問題点があった。従来においては、レジスタの値を書き換えて、命令セットを切り替えるため、プログラマーがプログラムしたい命令が入っているセットを認識して、その都度レジスタを書き換えるための余分な命令が必要になるという問題点があった。また、プログラムのデバックを行う場合、レジスタの設定ミスによる実行命令の不具合がおこり、デバックし難いという問題点もあった。

【0004】本発明は、斯かる問題点を鑑みてなされたものであり、その目的とするところは、プログラマーが命令のセットの組み合わせを考えてレジスタの書き換えを行うことなく、自動的に命令のセットの切り替えを行うことができ、然も、命令のバイト数をできるだけ少なくしてROMの効率を上げることができる命令コード復号装置及びその復号方法を提供する点にある。

【0005】

【課題を解決するための手段】本発明は、上記課題を解決すべく、以下に掲げる構成とした。請求項1記載の発明の要旨は、複数の命令デコーダを有し、入力される命令コードを所定の命令デコーダで復号する命令コード復号装置であって、前回に実行された命令コードにより次の命令で使用する命令デコーダを決定する制御手段を備えたことを特徴とする命令コード復号装置に存する。請求項2記載の発明の要旨は、前記複数の命令デコーダにより構成される第1及び第2の命令セットを有し、前記制御手段は、前回に実行された命令コードを検出してこの検出結果に応じた制御信号を生成する制御信号生成手段と、前記制御信号生成手段からの制御信号に応じて前記第1若しくは第2の命令セットのいずれか一方の命令セットを有効とするデコーダ設定手段とを含むことを特徴とする請求項1記載の命令コード復号装置に存する。請求項3記載の発明の要旨は、前記第1及び第2の命令セットのそれぞれは、使用頻度の高い命令群Cと、使用頻度の低い命令群Dと、前回に実行された命令コードに応じて使用する頻度が高くなる命令群と低くなる命令群とに選別した命令群A及び命令群Bとを有し、前記第1若しくは第2の命令セットのいずれか一方の命令セットにおいて、短語長命令の第1のマップに前記命令群Cと命令群Aとを配置し、長語長命令の第2のマップに前記命令群Dと命令群Bとを配置すると共に、残りの他方の命令セットにおいて、短語長命令の第1のマップに前記命令群Cと命令群Bとを配置し、長語長命令の第2のマップに前記命令群Dと命令群Aとを配置したことを特徴とする請求項2記載の命令コード復号装置に存する。請求項4記載の発明の要旨は、前記デコーダ設定手段は、前回に実行された命令コードの復号が第1のマップに配置された前記命令群Aによりなされた場合には、次の命

10

20

30

40

令コードの実行に際して第1のマップに前記命令群Bが配置された命令セットを有効とし、前回に実行された命令コードの復号が第1のマップに配置された前記命令群Bによりなされた場合には、次の命令コードの実行に際して第1のマップに前記命令群Aが配置された命令セットを有効とすることを特徴とする請求項3記載の命令コード復号装置に存する。請求項5記載の発明の要旨は、前記命令群A若しくは命令群Bの一方の命令群が読み出し命令であり、残りの他方の命令群が書き込み命令であることを特徴とする請求項3または4記載の命令コード復号装置に存する。請求項6記載の発明の要旨は、複数の命令デコーダを有し、入力される命令コードを所定の命令デコーダで復号する命令コード復号装置における復号方法であって、前回に実行された命令コードにより次の命令で使用する命令デコーダを決定する工程を備えたことを特徴とする復号方法に存する。請求項7記載の発明の要旨は、前記複数の命令デコーダにより構成される第1及び第2の命令セットを有し、前記次の命令で使用する命令デコーダを決定する工程は、前回に実行された命令コードを検出してこの検出結果に応じて前記第1若しくは第2の命令セットのいずれか一方の命令セットを有効とすることを特徴とする請求項6記載の復号方法に存する。請求項8記載の発明の要旨は、前記第1及び第2の命令セットのそれぞれは、使用頻度の高い命令群Cと、使用頻度の低い命令群Dと、前回に実行された命令コードに応じて使用する頻度が高くなる命令群と低くなる命令群とに選別した命令群A及び命令群Bとを有し、前記第1若しくは第2の命令セットの一方の命令セットにおいて、短語長命令の第1のマップに前記命令群Cと命令群Aとを配置し、長語長命令の第2のマップに前記命令群Dと命令群Bとを配置すると共に、残りの他方の命令セットにおいて、短語長命令の第1のマップに前記命令群Cと命令群Bとを配置し、長語長命令の第2のマップに前記命令群Dと命令群Aとを配置したことを特徴とする請求項7記載の復号方法に存する。請求項9記載の発明の要旨は、前回に実行された命令コードの復号が第1のマップに配置された前記命令群Aによりなされた場合には、次の命令コードの実行に際して第1のマップに前記命令群Bが配置された命令セットを有効とし、前回に実行された命令コードの復号が第1のマップに配置された前記命令群Bによりなされた場合には、次の命令コードの実行に際して第1のマップに前記命令群Aが配置された命令セットを有効とすることを特徴とする請求項8記載の復号方法に存する。請求項10記載の発明の要旨は、前記命令群A若しくは命令群Bの一方の命令群が読み出し命令であり、残りの他方の命令群が書き込み命令であることを特徴とする請求項8または9記載の復号方法に存する。

【0006】

【発明の実施の形態】先ず、本発明の実施の形態を説明

する前に本発明の概要を図1、図2、図3の概念図を用いて説明する。本発明の特徴は、図1に示すように前実行命令コードにより、次の命令で使用する命令デコーダを決定することである。

【0007】また、本発明の他の特徴は、図2に示すように、複数の命令デコーダにより構成される2種類の命令セットを有し、前の命令コードにより、セレクタで次の命令で使用する命令セットを選択して、選択された命令セットの命令コードを実行することである。

【0008】さらに、本発明の他の特徴は、図3に示すように、この2種類の命令セットに配置する命令群を、使用頻度が高い命令群Cと、使用頻度が低い命令群Dと、命令群Aと命令群Bとの4つに分ける。命令群Aと命令群Bは前命令により使用する頻度が高くなる命令群と使用する頻度が低くなる命令群に分ける。前記4つの命令群は命令セット1、2において、1バイト命令の1s tマップには命令群Cと命令群Aまたは命令群Bを配置し、2バイト命令の2n dマップには命令群Dと命令群Aまたは命令群Bを配置する。そして、前命令が命令群Aまたは命令群Bを実行した時は、命令群Aまたは命令群Bの1s tマップと2n dマップの切り替えを行い、次の命令で使用頻度が高くなる命令群Bまたは命令群Aを1s tマップに配置する。

【0009】従って、前命令コードにより、次の命令マップの配置を決定するので、次の命令では1バイト命令の1s tマップの命令を実行する確率が高くなり、1バイト命令のマップに配置される数以上の命令を1バイト命令で実行することが可能になり、ROM効率の向上や、処理スピードの向上を図ることができる。

【0010】以下、本発明の第1の実施の形態を図面に基づいて詳細に説明する。図4は、本発明の第1の実施の形態の全体構成を示す。図4に示すように本発明の第1の実施の形態に係わる命令コード復号装置は、ラッチ回路1、2と、セレクタ3、4と、AND回路5と、インバータ19、20と、D型のフリップフロップ6と、OR回路8、9と、命令デコーダ21、22、23、24とにより構成されており、入力される命令コードを命令デコーダ21、22、23、24のいずれかにおいてデコードし、得られたデコード出力をALU(演算処理部)25に供給する。

【0011】ラッチ回路1は、1s tマップラッチクロック信号にて命令コード[7:0]信号をラッチし、1s tマップ命令コード10を生成する。ラッチ回路2も同様に2n dマップラッチクロック信号にて命令コード[7:0]信号をラッチし、2n dマップ命令コード11を生成する。

【0012】AND回路5とフリップフロップ6とインバータ19とが制御信号生成手段として設けられている。つまり、AND回路5とフリップフロップ6とインバータ19とにより命令デコーダ21と命令デコーダ2

2とを切り替える為の制御信号として命令マップ選択信号15が生成される。

【0013】具体的には、AND回路5の一方の入力端子には、切り替えクロック信号が入力され、AND回路5の他方の入力端子には、1s tマップ命令コード10の最上位ビット(図中[7]で示す)が反転入力される。AND回路5は、1s tマップ命令コード10の最上位ビットが0の時に切り替えクロックを許可し、信号14を生成する。すなわち、後述するように命令コードが0 0 ~ 7Fである命令群Aまたは命令群Bの時に切り替えクロックを許可する。次にフリップフロップ6は、信号14のクロックの立ち上がりにより反転し、命令マップ選択信号15を生成する。

【0014】命令デコーダ21、22、23、24に対するデコーダ設定手段としてセレクタ3、4と、インバータ20と、OR回路8、9とが設けられている。具体的には、セレクタ3に1s tマップ命令コード10と2n dマップ命令コード11とが入力される。セレクタ3は、命令マップ選択信号15がローレベルであれば1s tマップ命令コード10を選択し、ハイレベルであれば2n dマップ命令コード11を選択し、出力として命令デコーダ21用の命令コード12を生成する。また、セレクタ4に1s tマップ命令コード10と2n dマップ命令コード11とが入力される。セレクタ4は、命令マップ選択信号15がハイレベルであれば1s tマップ命令コード10を選択し、ローレベルであれば2n dマップ命令コード11を選択し、出力として命令デコーダ22用の命令コード13を生成する。

【0015】OR回路8とOR回路9のそれぞれの一方の入力端子には、2n dマップ実行信号が入力される。2n dマップ実行信号は、2n dマップ実行時にハイレベルとなる。また、OR回路8の他方の入力端子には、命令マップ選択信号15が反転入力され、OR回路8において、命令デコーダ21に対する許可信号17が生成される。つまり、許可信号17は、命令マップ選択信号15にて命令デコーダ21が2n dマップに配置されている場合の2n dマップ実行時と、1s tマップに配置されている時に許可される。さらに、OR回路9の他方の入力端子には、命令マップ選択信号15が2度反転されて入力され、命令デコーダ22に対する許可信号18が生成される。つまり、許可信号18は、命令マップ選択信号15にて命令デコーダ22が2n dマップに配置されている場合の2n dマップ実行時と1s tマップに配置されている時に許可される。

【0016】従って、命令デコーダ21には、命令デコーダ21用の命令コード12と許可信号17とが入力され、命令デコーダ21は、許可信号17がハイレベルであればデコードした値をALUへ出力し、ローレベルであればデコードを禁止する。また、命令デコーダ22には、命令デコーダ22用の命令コード13と許可信号1

8 とが入力され、命令デコーダ 2 2 は、許可信号 18 がハイレベルであればデコードした値を A L U へ出力し、ローレベルであればデコードを禁止する。なお、命令デコーダ 2 3 は、常に 1 s t マップ命令コード 1 0 をデコードして A L U へ出力し、2 n d マップ実行時は、命令デコーダ 2 3 が選択されない為、デコード出力しない。また、命令デコーダ 2 4 は、2 n d マップ実行信号がハイレベルの時にのみ 2 n d マップ命令コード 1 1 をデコードして A L U へ出力する。

【0017】図 5 は、入れ替え可能な命令デコーダ 2 1, 2 2, 2 3, 2 4 により構成される第 1 及び第 2 の命令セットと、そのマップの一例を示すと共に、第 1 の実施の形態の動作を概念的に示す。図 5 に示すように命令デコーダ 2 3 が 1 s t マップの 8 0 H ~ F E H に固定して配置され、命令デコーダ 2 4 が 2 n d マップの 8 0 H ~ F F H に固定して配置される。命令デコーダ 2 1 と命令デコーダ 2 2 においては、前命令の 1 s t マップの命令コードの最上位ビットの値により、入れ替えられ、0 0 H ~ 7 F H に配置される。また、1 s t マップの F F H には、2 n d マップ実行命令が配置される。

【0018】なお、命令デコーダ 2 1 においてデコードされる命令群 A は、例えば、読み出し命令であり、命令デコーダ 2 2 においてデコードされる命令群 B は、例えば、書き込み命令である。このように処理の流れの規則性を鑑み命令群 A 及び命令群 B が選別されている。一方、命令デコーダ 2 3 においてデコードされる命令群 C は、例えば、演算・論理命令等である。つまり、読み出し命令若しくは書き込み命令が連続して続く可能性は、処理の流れの関係から非常に低く、実際の処理においては、一度読み出されたデータは、何らかの演算・論理処理がなされるか、若しくは、何処かに書き込まれる。また、その逆に一度書き込まれたデータは、何らかの演算・論理処理がなされるか、若しくは、何処かに読み出される。このため、書き込み命令からなる命令群 A と、読み出し命令からなる命令群 B とは、異なるマップに配置される。

【0019】上述したように構成される第 1 の実施の形態の動作についてさらに詳細に説明する。図 6 は、第 1 の実施の形態における一例としてのタイミングチャートである。8 ビットの命令コード [7:0] は、1 s t マップラッチクロックおよび 2 n d マップラッチクロックでラッチされ、命令デコーダ 2 1, 2 2, 2 3, 2 4 のいずれかでデコードされる。次に入力される命令コードのために行う命令デコーダ 2 1 と命令デコーダ 2 2 との 1 s t / 2 n d マップの入れ替えは次のように行われる。

【0020】まず、1 s t マップラッチクロックによりラッチされた命令コードの最上位ビットの値が切り替え信号により信号 1 4 を生成し、信号 1 4 をクロック信号として、その立ち上がりエッジ毎に出力レベルが反転する命令マップ選択信号 1 5 を生成する。命令マップ選択

信号 1 5 がハイレベルの時に命令デコーダ 2 2 が 1 s t マップのコードをデコードし、命令デコーダ 2 1 が 2 n d マップのコードをデコードする。また、その逆に命令マップ選択信号 1 5 がローレベルの時に命令デコーダ 2 1 が 1 s t マップのコードをデコードし、命令デコーダ 2 2 が 2 n d マップのコードをデコードする。すなわち、本動作により 1 s t マップの命令群 A または B の命令を実行すると、次命令で命令デコーダ 2 1, 2 2 の 1 s t / 2 n d マップの入れ替えがなされる。

【0021】次に、図 7 のフローチャートを用いて命令コードを発生する時のコンバイラの処理手順を説明する。ステップ S 1 において、まず、前命令コードを命令コード A とし初期値を与える。ステップ S 2 において、命令コードを読み出し、ステップ S 3 において、命令コードが命令デコーダ 2 3 のコードであるか否かを判定する。命令デコーダ 2 3 であれば、命令デコーダ 2 3 は、1 s t マップに常に配置されているので、ステップ S 4 において 1 バイト命令のコードを出力する。

【0022】また、ステップ S 3 において、命令コードが命令デコーダ 2 3 のコードでない時は、ステップ S 5 において、命令コードが命令デコーダ 2 4 のコードであるか否かを判定する。命令デコーダ 2 4 であれば、命令デコーダ 2 4 は、2 n d マップに常に配置されているので、ステップ S 6 において 1 s t マップで 2 バイト命令コードの “F F H” を出力し、ステップ S 7 において 2 バイト命令のコードを出力する。

【0023】また、ステップ S 5 において、命令コードが命令デコーダ 2 4 のコードでない時は、ステップ S 8 において、命令コードが命令デコーダ 2 1 のコードであるか命令デコーダ 2 2 のコードであるかを判定する。命令デコーダ 2 1 であれば、ステップ S 9 において、前命令コードが命令デコーダ 2 1 のコードであったか命令デコーダ 2 2 のコードであったかを判定する。前命令コードが命令デコーダ 2 1 のコードであれば、本命令で命令デコーダ 2 1 が 2 n d マップに配置されているので、ステップ S 1 0 において 1 s t マップで 2 バイト命令コードの “F F H” を出力し、ステップ S 1 1 において 2 バイト命令のコードを出力する。一方、ステップ S 9 において、前命令コードが命令デコーダ 2 2 のコードであれば、本命令で命令デコード 2 1 が 1 s t マップに配置されているので、ステップ S 1 1 に移行して 1 バイト命令のコードを出力する。

【0024】また、ステップ S 8 において、命令コードが命令デコーダ 2 2 のコードであれば、ステップ S 1 2 において、前命令コードが命令デコーダ 2 1 のコードであったか命令デコーダ 2 2 のコードであったかを判定する。前命令コードが命令デコーダ 2 2 のコードであれば、本命令で命令デコーダ 2 2 が 2 n d マップに配置されているので、ステップ S 1 3 において 1 s t マップで 2 バイト命令コードの “F F H” を出力し、ステップ S

14において2バイト命令のコードを出力する。一方、ステップS12において、前命令コードが命令デコーダ21のコードであれば、本命令で命令デコード22が1s tマップに配置されているので、ステップS14に移行して1バイト命令のコードを出力する。

【0025】そして、最後にステップS15において、前命令コードに命令コードを入れ、ステップS2に戻り、上述したステップS2～ステップS15の処理が1命令コード毎に繰り返して行われる。

【0026】以上説明したように第1の実施の形態によれば、以下に掲げる効果を奏する。先ず、第一の効果は、前命令の命令コードの値により、次の命令で実行する命令セットを自動的に選択するので、ユーザは命令セットの組み合わせを考えることなく、プログラムを組むことができることである。そして、第二の効果は、命令毎に命令セットを切り替えて、使用する頻度が高い命令を1バイト命令のマップに配置するので、次の命令において1バイト命令を実行する確率を高くすることができることである。このため、1バイト命令数を変えることなく、命令数以上の命令を1バイト命令で実行することができる。さらに、第三の効果は、1バイト命令を実行する確率を高くすることで／によりROM効率を上げると共に、処理スピードを上げることができることである。

【0027】図8は、本発明の他の実施の形態の全体構成を示す。この他の実施の形態は、前述した第1の実施の形態と、制御信号生成手段以外の部分に関して、同一の構成とされているため、対応する部分に同一の参照符合を付してその部分の説明を省略する。図8に示すようにこの他の実施の形態においては、命令デコーダ21と命令デコーダ22の1s t/2ndマップ切り替えを行うための命令マップ切り替えデコーダ31が設けられている。

【0028】命令マップ切り替えデコーダ31には、命令デコーダ21からマップ切り替え信号32が入力され、命令デコーダ22からマップ切り替え信号33が入力され、命令デコーダ23からマップ切り替え信号34が入力され、命令デコーダ24からマップ切り替え信号35が入力される。マップ切り替え信号32～35は、各命令デコーダ21, 22, 23, 24のそれぞれにおいて、所定の命令群を処理したらハイレベルとなる。

【0029】命令マップ切り替えデコーダ31は、マップ切り替え信号32～35をデコードし、出力信号7を生成する。前述した第1の実施の形態と同様に、AND回路5の一方の入力端子には、切り替えクロック信号が入力され、AND回路5の他方の入力端子には、命令マップ切り替えデコーダ31からの出力信号7が反転入力される。AND回路5は、出力信号7がローレベルの時に切り替えクロックを許可し、信号14を生成する。すなわち、いずれかのマップ切り替え信号32～35がハ

イレベルになる時に切り替えクロックを許可する。次にフリップフロップ6は、信号14のクロックの立ち上がりにより反転し、命令マップ選択信号15を生成して、デコーダ命令部21と命令デコーダ22の1s t/2ndマップ切り替えを行う。

【0030】図9は、入れ替え可能な命令デコーダ21, 22, 23, 24により構成される第1及び第2の命令セットと、そのマップの一例を示すと共に、他の実施の形態の動作を概念的に示す。命令デコーダ23が1s tマップに固定して配置され、命令デコーダ24が2ndマップに固定して配置される。命令デコーダ21と命令デコーダ22とが前命令の命令マップ切り替え信号のレベルにより、入れ替え可能に配置される。また、1s tマップの“FFH”には2ndマップ実行命令が配置される。

【0031】このように他の実施の形態では、前命令において、1s tマップ、2ndマップの配置にかかわらず、所定の命令群が実行されると命令デコーダ21と命令デコーダ22とが切り替えられ、さらに次の命令で1バイト命令を実行する確率が高くなるという効果が得られる。

【0032】なお、本発明が上記各実施の形態に限定されず、本発明の技術思想の範囲内において、各実施の形態が適宜変更され得ることは明らかである。また、上記構成部材の数、位置、形状等は上記実施の形態に限定されず、本発明を実施する上で好適な数、位置、形状等にことができる。また、各図において、同一構成要素には同一符号を付している。

【0033】
30 【発明の効果】本発明は、以上のように構成されているので、以下に掲げる効果を奏する。先ず、第一の効果は、前命令の命令コードの値により、次の命令で実行する命令セットを自動的に選択するので、ユーザは命令セットの組み合わせを考えることなく、プログラムを組むことができることである。そして、第二の効果は、命令毎に命令セットを切り替えて、使用する頻度が高い命令を1バイト命令のマップに配置するので、次の命令において1バイト命令を実行する確率を高くすることができることである。このため、1バイト命令数を変えることなく、命令数以上の命令を1バイト命令で実行することができる。さらに、第三の効果は、1バイト命令を実行する確率を高くすることで／によりROM効率を上げると共に、処理スピードを上げることができることである。

【図面の簡単な説明】

【図1】本発明の概要を説明するための概念図である。
【図2】本発明の概要を説明するための概念図である。
【図3】本発明の概要を説明するための概念図である。
【図4】本発明の第1の実施の形態の全体構成を示すブロック図である。

【図5】本発明の第1の実施の形態の動作を説明するための概念図である。

【図6】本発明の第1の実施の形態の動作を説明するためのタイミングチャートである。

【図7】本発明の第1の実施の形態の動作を説明するためのフローチャートである。

【図8】本発明の他の実施の形態の全体構成を示すブロック図である。

【図9】本発明の他の実施の形態の動作を説明するための概念図である。

【図10】従来の命令コード復号装置を説明するための*

* 概念図である。

【符号の説明】

1, 2 … ラッチ回路

3, 4 … セレクタ

5 … AND回路

6 … フリップフロップ

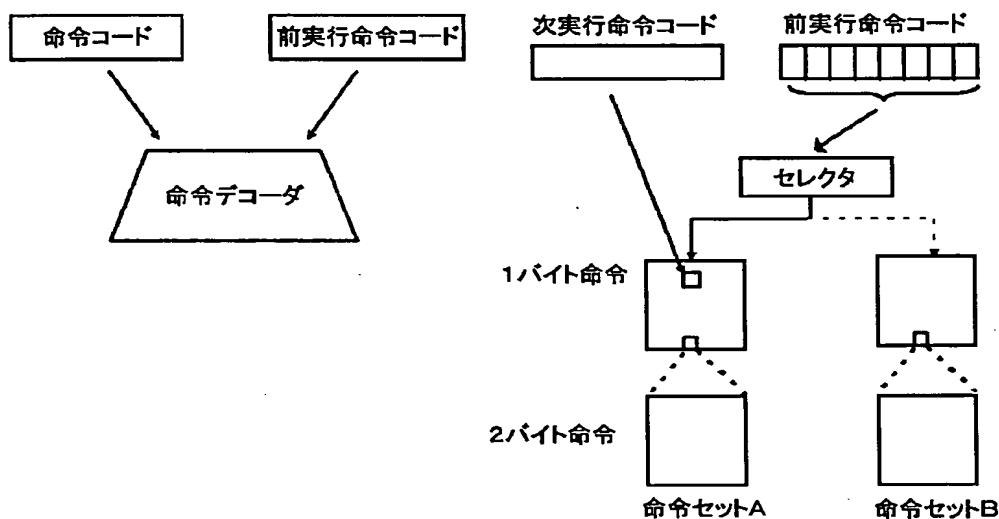
8, 9 … OR回路

19, 20 … インバータ

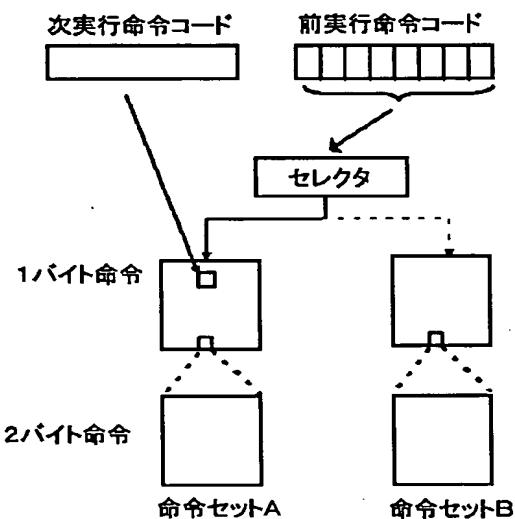
21, 22, 23, 24 … 命令デコーダ

10 25 … ALU

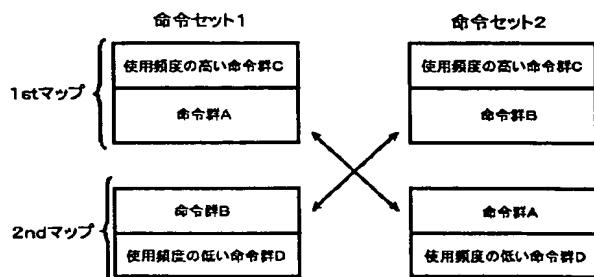
【図1】



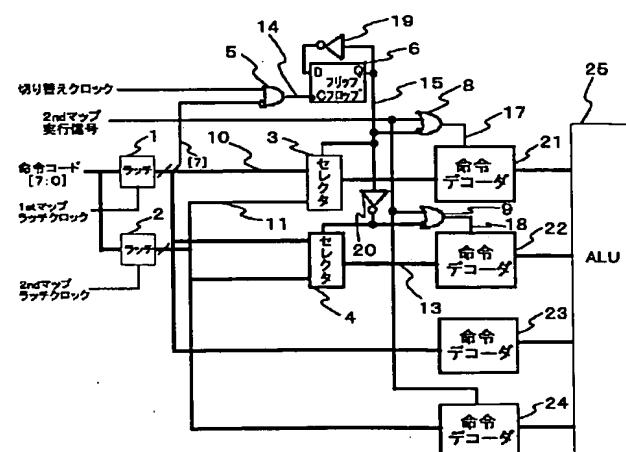
【図2】



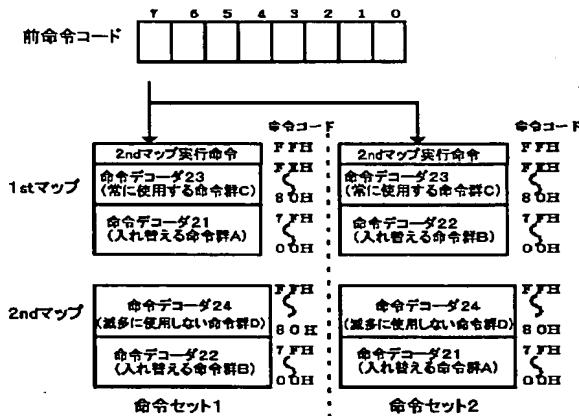
【図3】



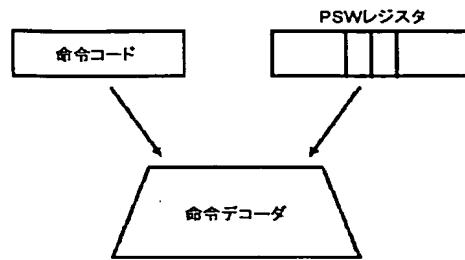
【図4】



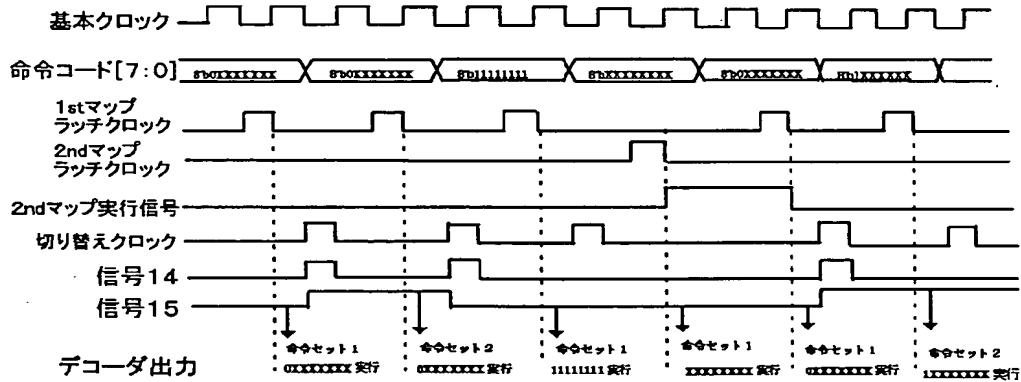
【図5】



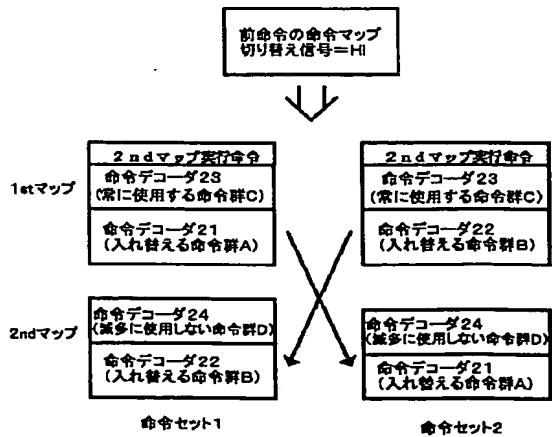
【図10】



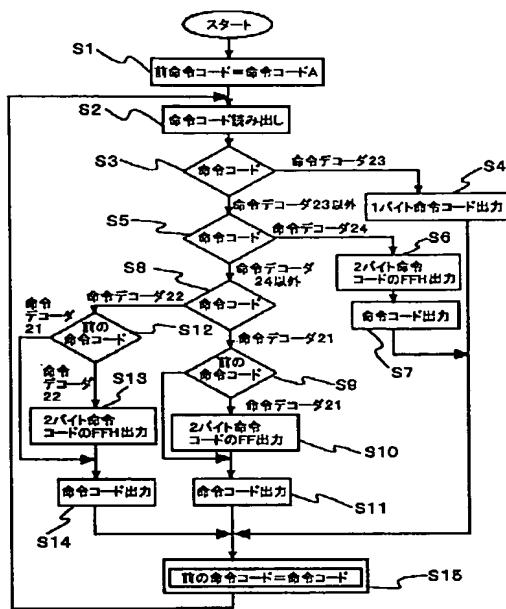
【図6】



【図9】



【図7】



【図8】

